

Министерство образования и науки РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Пермский национальный исследовательский политехнический университет» (ПНИПУ)
Электротехнический факультет
Кафедра «Информационные технологии и автоматизированные системы» (ИТАС)

Лабораторная работа № 3
по дисциплине
«Системы реального времени»
на тему
**«Изучение языка релейных схем (Ladder Diagram, LD) ПЛК стандарта
МЭК 61131-3»**
(версия 0.5 от 16.03.2018)

г. Пермь

Содержание

1	Цель и задачи работы	3
2	Общие сведения	4
3	Установка и запуск приложения	5
4	Пользовательский интерфейс	6
5	Работа с приложением.....	10
5.1	Работа с устройствами.....	10
5.2	Ввод и редактирование LAD-программ.....	12
5.3	Настройка таймеров и счётчиков	16
5.4	Сохранение и загрузка LAD-программ.....	17
5.5	Симуляция программы	19
5.6	Структура и особенности LAD-программ	20
5.7	Виды соединений.....	21
6	Структура LAD-программ	23
7	Варианты заданий.....	24
7.1	Вариант 1	24
7.2	Вариант 2	24
7.3	Вариант 3	26
7.4	Вариант 4	26
7.5	Вариант 5	32
7.6	Вариант 6	34
7.7	Вариант 7	34
7.8	Вариант 8	33
7.9	Вариант 9	34
8	Требования к содержанию отчета	38
	Список использованных источников	39

1 Цель и задачи работы

Целью данной работы является изучение языка релейных схем (Ladder Diagram, LD) ПЛК/ПЛР стандарта МЭК 61131-3 на симуляторе ПЛР Omron ZEN-10C1AR-A.

Задачи:

- 1) Ознакомиться с ПЛР Omron ZEN-10C1AR-A, руководством пользователя.
- 2) Ознакомиться с языком релейных схем (Ladder Diagram, LD).
- 3) Выполнить последовательность действий, изложенных в пункте 5, на симуляторе ПЛР Omron ZEN-10C1AR-A.
- 4) Выполнить задание согласно своему варианту (пункт 7).
- 5) Подготовить и защитить отчет по лабораторной работе.

2 Общие сведения

Программируемое логическое реле (разновидность программируемого логического контроллера) Omron ZEN-10C1AR-A представляет собой малогабаритный программируемый контроллер и относится к группе компактных ПЛК. Он имеет 10 программируемых входов/выходов (6 входов и 4 выхода), также возможно подключение модулей расширения для увеличения количества входов/выходов.

На рисунке 1 представлен внешний вид ПЛК Omron ZEN-10C1AR-A.

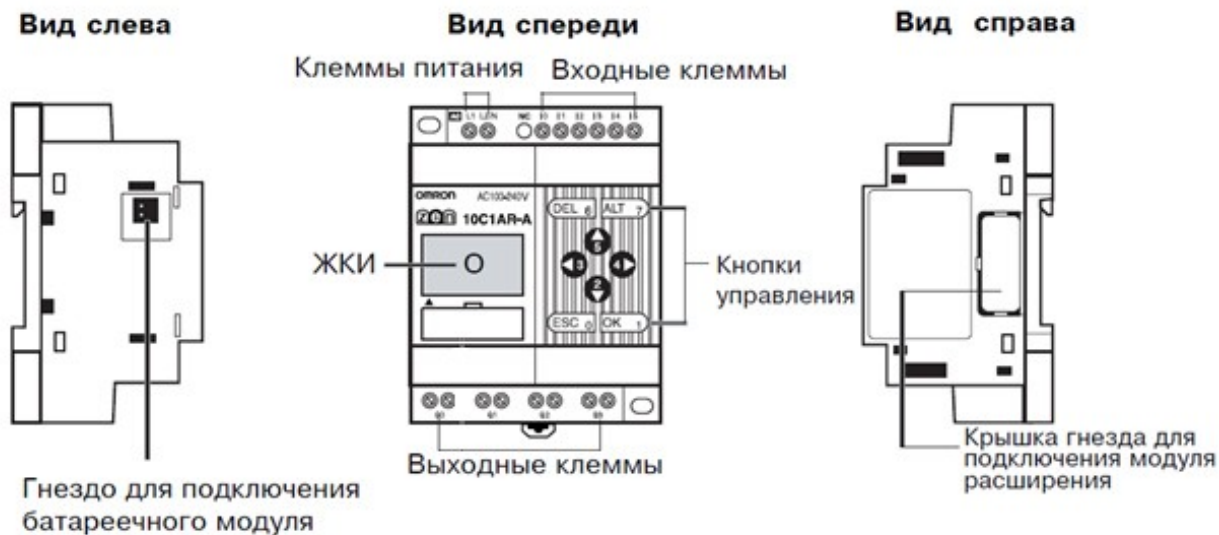


Рисунок 1 – Внешний вид ПЛК Omron ZEN-10C1AR-A

Важно отметить принципиальное отличие данного ПЛК, а также некоторых других ПЛК фирмы Omron, которое состоит в том, что выполнение программ производится не последовательно, а параллельно. Все строки программы выполняются одновременно (на самом деле, псевдопараллельно) и изменения битов в одной строки не сказывается на битах, используемых в других строках программы до момента завершения текущего цикла.

3 Установка и запуск приложения

Перед началом работы с программой рекомендуется ознакомиться с руководством по эксплуатации модулей программируемых реле ZEN [1]. Кроме того пользователь должен иметь представление о языке контактно-релейных схем (LD) [2].

Для запуска программы необходимо установить набор библиотек, представленных на электронном носителе.

4 Пользовательский интерфейс

Приложение имеет графический интерфейс, внешне похожий на настоящее устройство. При запуске симулятора открывается главное окно графического интерфейса (рис. 2).

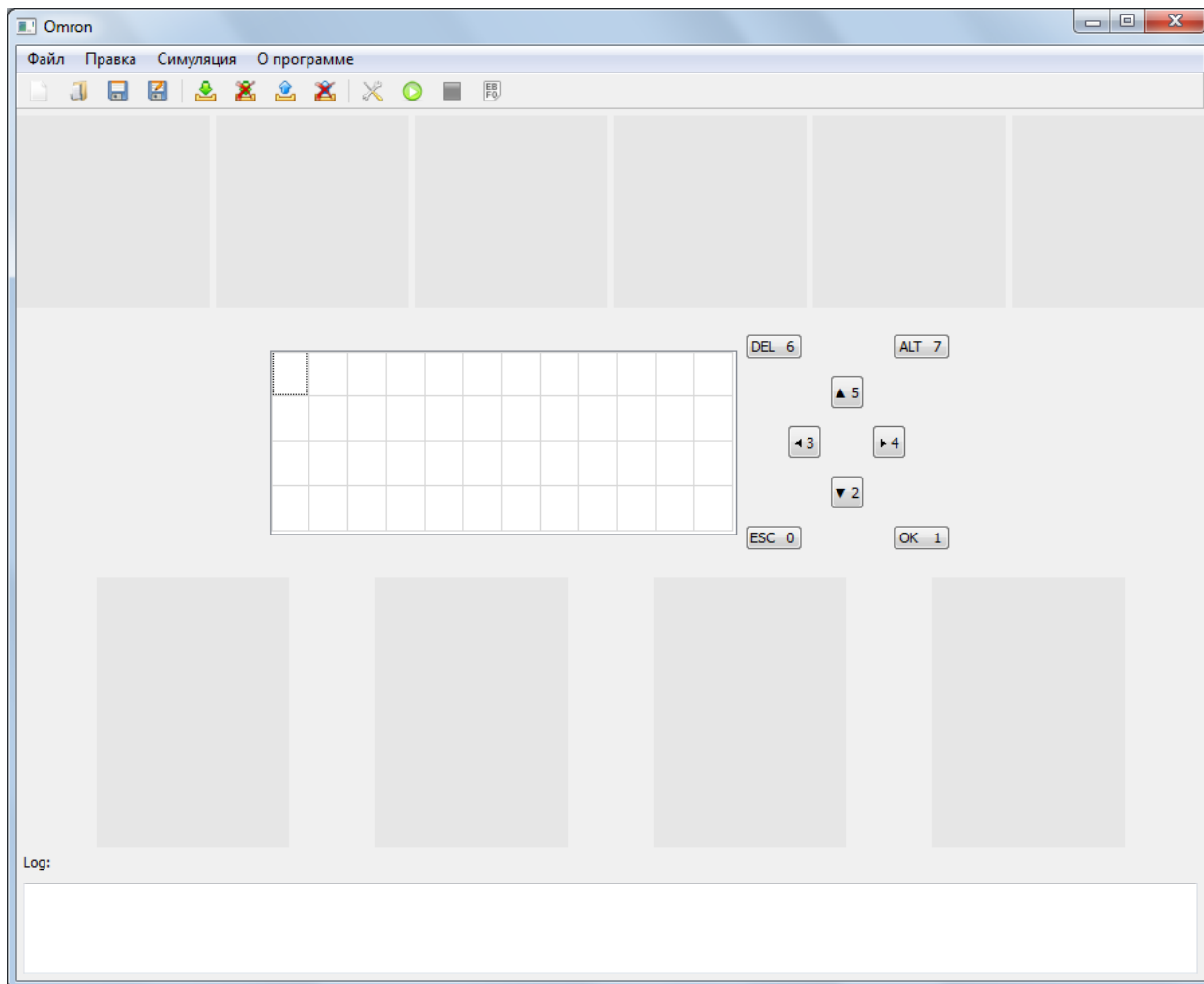


Рисунок 2 – Графический интерфейс пользователя при запуске программы

В верхней части окна расположена строка меню. Все элементы меню продублированы горячими клавишами. В разделе меню «Файл» находятся элементы: «Новый документ», «Открыть», «Сохранить», «Сохранить как», «Сохранить конфигурацию», «Загрузить конфигурацию» и «Выход» для создания нового файла с LAD-программой, открытия файла с LAD-программой, сохранения в текущий файл, выбора файла сохранения, сохранения конфигурации добавленных устройств, добавления конфигурации добавленных устройств и выхода соответственно.

В разделе «Правка» находятся элементы для добавления и удаления внешних устройств, а именно: «Добавить входное устройство» «Удалить входное устройство», «Добавить выходное устройство», «Удалить выходное устройство» для добавления/удаления входных/выходных устройств.

В разделе «Симуляция» находятся элементы для запуска процесса симуляции: «Компилировать», «Начать симуляцию», «Завершить симуляцию», «Состояние битов».

В разделе «О программе» находится информация о текущей версии программы, устройстве, работу которого симулирует программа, разработчиках.

Содержание разделов меню представлено на рис. 3.

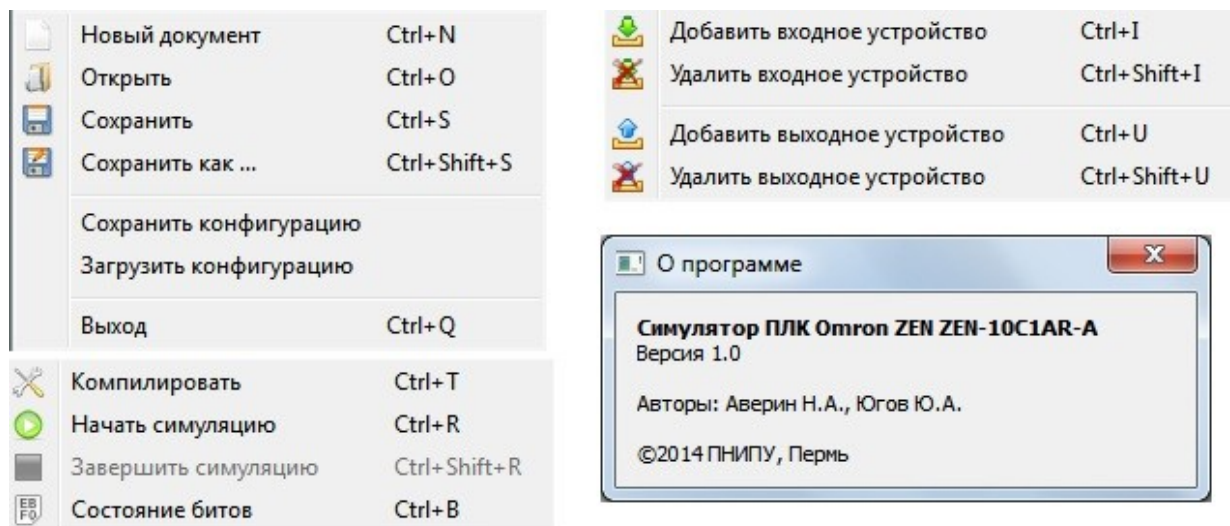


Рисунок 3 – Содержание разделов меню

В пунктах меню расположена информация о горячих клавишах, дублирующая функционал данного пункта.

Под строкой меню находится панель быстрого доступа. Кнопки панели дублируют функционал большинства элементов меню. Слева направо: «Новый документ», «Открыть», «Сохранить», «Сохранить как», «Добавить входное устройство», «Удалить входное устройство», «Добавить выходное устройство», «Удалить выходное устройство», «Компилировать», «Начать симуляцию», «Завершить симуляцию», «Состояние битов». Кнопки разбиты на блоки соответствующие разделам меню (рис. 4).

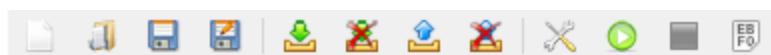


Рисунок 4 – Панель быстрого доступа

Под панелью быстрого доступа в верхней части окна расположена область для добавления входных устройств (рис. 5). В зависимости от номера (от нуля до пяти) устройство добавляется в соответствующую ячейку (нулевое в крайнюю левую, пятое в крайнюю правую).

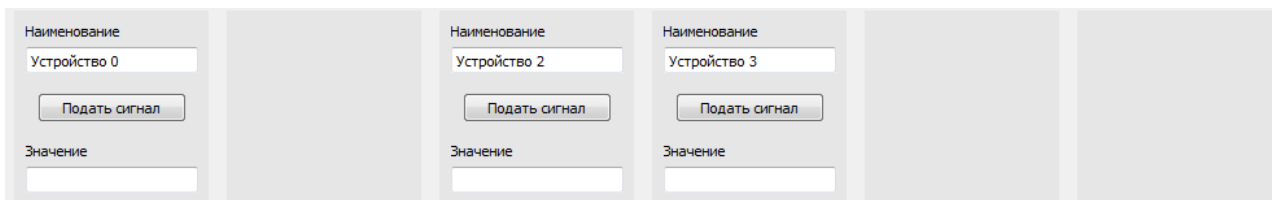


Рисунок 5 – Область добавления входных устройств

В центре окна симулятора расположена область для ввода программ на языке релейных схем. Она делится на две области: область отображения программ (дисплей) и кнопки для ввода программ (рис. 6).

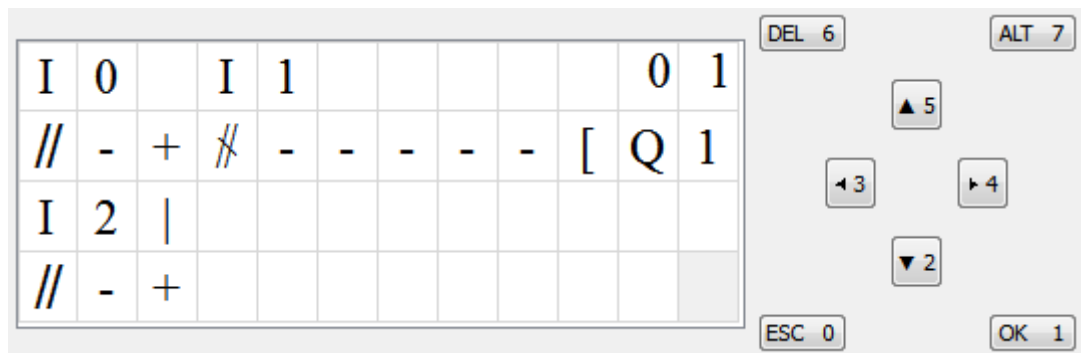


Рисунок 6 – Область ввода программ

Дисплей состоит из четырёх строк по двенадцать символов, которые предназначены для отображения двух строк программы, написанной на языке линейной логики Ladder-Diagram, всего можно ввести до 96 строк. В одну строку можно включить до трёх входов и один выход.

Каждая позиция на дисплее предназначена для ввода символа определённого типа (рис. 7). Две правые верхние клетки дисплея занимает счётчик строк, который отображает в какой строке программы находится курсор.

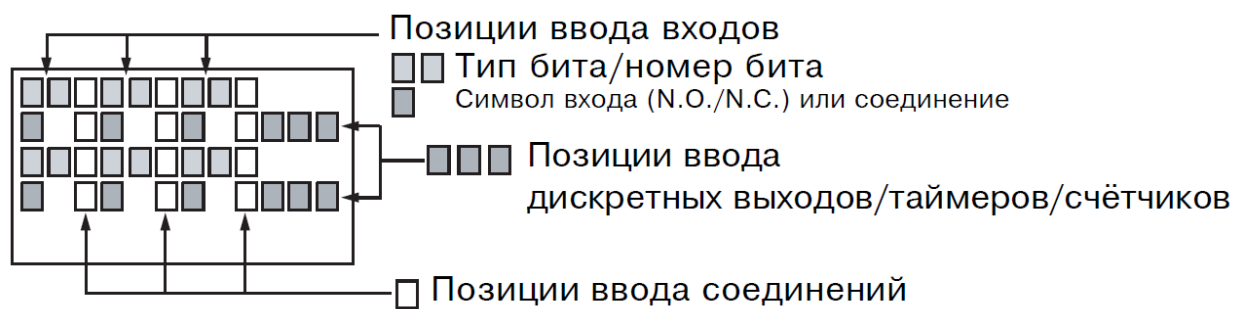


Рисунок 7 – Позиции для программирования входов, выходов и соединений

Кнопки в окне программы продублированы клавишами клавиатуры: 0, 1, 6, 7 дублируется клавишами **Esc**, **Пробел**, **Delete** и **Alt** соответственно. Кнопки 2, 3, 4, 5 дублируются клавишами **Вниз**, **Влево**, **Вправо**, **Вверх** соответственно.

Под областью ввода программ расположена область добавления выходных устройств (рис. 8). В зависимости от номера (от 0 до 3) устройство добавляется в соответствующую ячейку, аналогично входным устройствам.

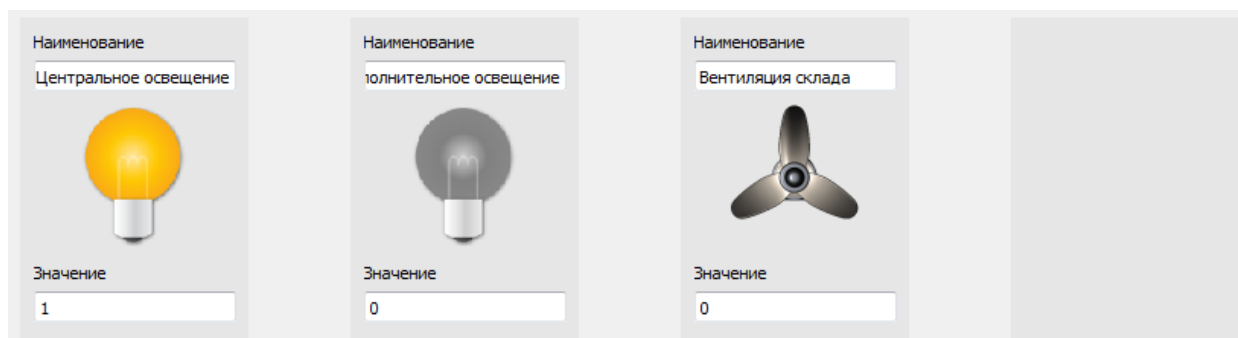


Рисунок 8 – Область добавления выходных устройств

В самом низу окна программы расположено окно вывода сообщений (лог), сюда выводятся ошибки при компиляции программы (рис. 9) и другие сообщения.

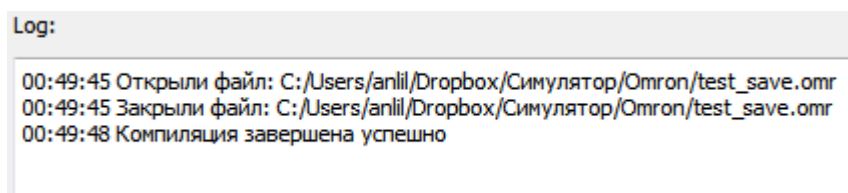


Рисунок 9 – Окно вывода сообщений программы

5 Работа с приложением

5.1 Работа с устройствами

Для начала работы с симулятором необходимо добавить устройства, которые подключаются к входам/выходам ПЛК. Для добавления входных/выходных устройств необходимо выбрать пункт меню/кнопку на панели быстрого доступа/сочетание горячих клавиш, соответствующий пункту «Добавить входное устройство»/«Добавить выходное устройство». Это инициирует появление модального окна (рис. 10) для добавления нового устройства. В этом окне можно задать позицию устройства, вид устройства и наименование устройства (не обязательное поле); также в окне отображается тип добавляемого устройства.

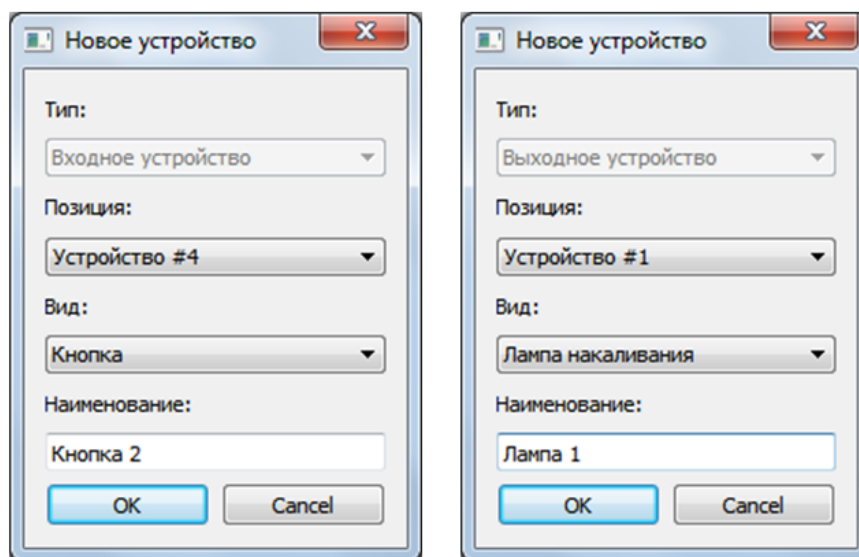


Рисунок 10 – Окна добавления устройств

Для удаления устройства необходимо нажать соответствующую кнопку в панели быстрого доступа (или другим удобным Вам способом аналогично добавлению устройства), в зависимости от типа устройства. После нажатия будет вызвано модальное окно удаления устройства. В окне можно выбрать позицию удаляемого устройства, кроме того отображается тип удаляемого устройства (рис. 11).

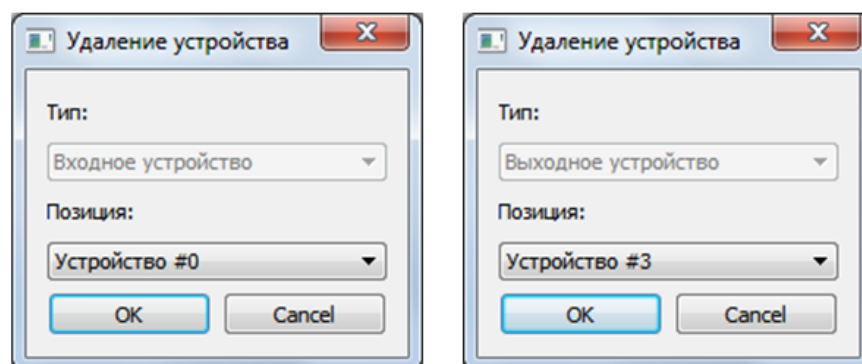


Рисунок 11 – Окна удаления устройства

При необходимости можно сохранить конфигурацию добавленных устройств. Для этого в разделе меню «*Файл*» выберете пункт «*Сохранить конфигурацию*» после чего в появившемся окне выберете каталог для сохранения файла-конфигурации и введите название файла. Файл сохраниться с расширением **.cfg**. Если вам необходимо загрузить уже сохранённую конфигурацию, в разделе меню «*Файл*» выберете пункт «*Загрузить конфигурацию*» и в появившемся окне выберете необходимый файл с расширением **.cfg**.

На данный момент реализовано два входных и два выходных типа устройств.

Входные устройства представлены «*Кнопкой*» и «*Аналоговым ползунком*». «*Кнопка*» изображена на рис. 12. При добавлении она не нажата. При нажатии подаёт сигнал и «залипает», будет считаться выставленной в состояние логической единицы до следующего нажатия (отмены подачи сигнала).

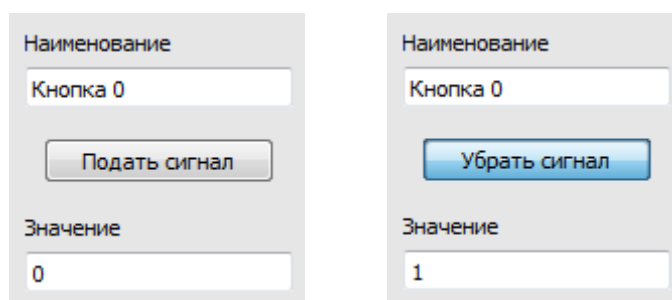


Рисунок 12 – Входное устройство «Кнопка»

«*Аналоговый ползунок*» (рис. 13) представляет собой аналоговое устройство ввода, задаёт входное напряжение от 0 до 10 В. При добавлении имеет нулевое значение. Напряжение можно изменять передвижением непосредственно ползунка или при помощи поля ввода значения с клавиатуры. В данной версии симулятора не поддерживается.

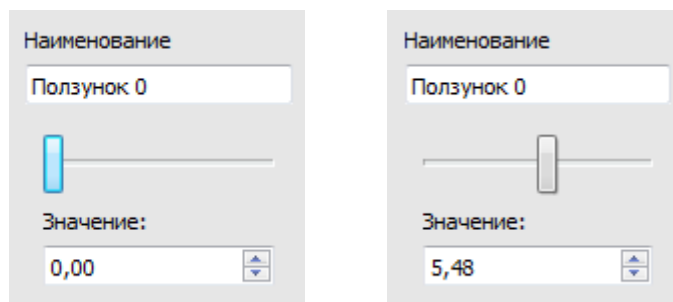


Рисунок 13 – Входное устройство «Аналоговый ползунок»

Выходные устройства представлены лампочкой и вентилятором. Лампочка (рис. 14) при добавлении неактивна (выключена), при подаче логической единицы – «загорается».

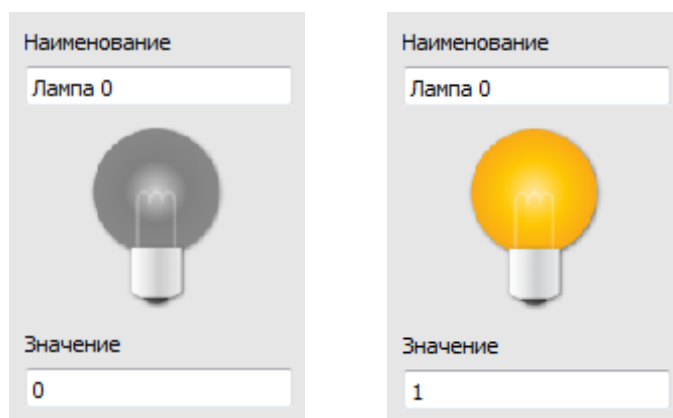


Рисунок 14 – Выходное устройство «Лампочка»

Вентилятор представлен на рис. 15. При добавлении неактивен (выключен), при подаче сигнала – начинает вращаться.

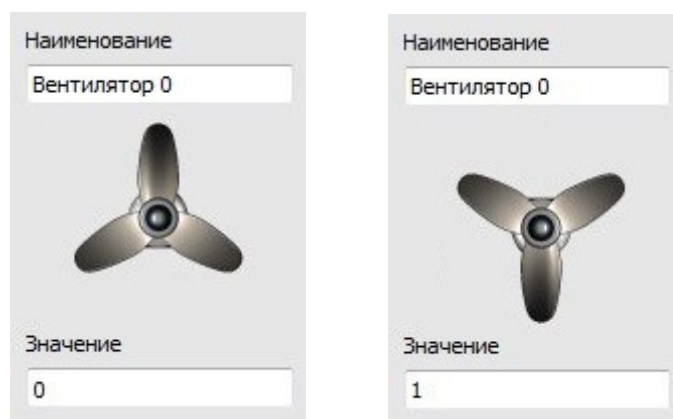


Рисунок 15 – Устройство вывода «Вентилятор»

5.2 Ввод и редактирование LAD-программ

Для начала ввода программы в стартовом меню выберете пункт «PROGRAMM» при помощи кнопок ▲/▼ и нажмите ОК.

Ввод программы осуществляется с помощью кнопок расположенных возле дисплея симулятора (или соответствующих клавиш клавиатуры). Для начала ввода программы нажмите **ОК**, это активирует режим ввода программы и на дисплее по умолчанию будет отображён вход **I0** (N.O) с курсором расположенном в левом верхнем углу. Для изменения типа бита ещё раз нажмите **ОК**, симулятор переключится в режим выбора необходимого символа. Для выбора типа бита используйте кнопки **▲/▼**. После выбора необходимого символа ещё раз нажмите **ОК**. Что бы назначить адрес бита, необходимо переместить курсор вправо при помощи кнопки **▶**, нажмите **ОК** и при помощи **▲/▼** выберите адрес бита. Результат того, что будет отображено на дисплее, представлен на рис. 16.

I	0									0	0
//											

Рисунок 16 – Ввод входа **I0**

Для ввода следующего входа при последовательном включении переместите курсор в позицию ввода типа бита и нажмите **ОК**. По умолчанию вновь будет отображён вход **I0** (N.O), а между появившимся и уже существующим входом появится соединение. При необходимости измените тип бита и повторно нажмите **ОК**. Переместите курсор вправо и нажмите **ОК**, измените адрес бита, для завершения изменения нажмите **ОК**. Для изменения типа входа (N.O./N.C.) в режиме выбора типа или адреса бита нажмите кнопку **Alt**. Отображаемый результат представлен на рис. 17.

I	0		I	1						0	0
//	-	-	//								

Рисунок 17 – Ввод входа **I1** последовательно со входом **I0**

Для ввода выхода переместите курсор на соответствующую позицию с помощью кнопок **◀,▶,▲,▼**, нажмите **ОК** и выберите дополнительную функцию дискретного выхода, нажимая **▲/▼**, недостающие соединения будут добавлены автоматически; закончите ввод, нажав **ОК**. Так же в этой позиции могут быть выбраны таймеры, счётчики и биты сообщений. Переместите курсор в позицию ввода выхода. Нажмите **ОК**, по умолчанию будет отображён выход **Q** (стандартный выход). При необходимости измените

тип выхода (область памяти). Нажмите **ОК** и при необходимости измените адрес бита, аналогично адресам входов. Результат представлен на рис. 18.

I	0	I	0						0	0
//	-	-	/	-	-	-	-	-	[Q 0

Рисунок 18 – Ввод выхода **Q0** дополнительных функций выхода

Скомпилируйте программу. В случае корректного ввода программы в логе выведется сообщение: «Компиляция завершена успешно». Добавьте необходимые устройства и запустите симуляцию. Пример процесса симуляции представлен на рис. 19.

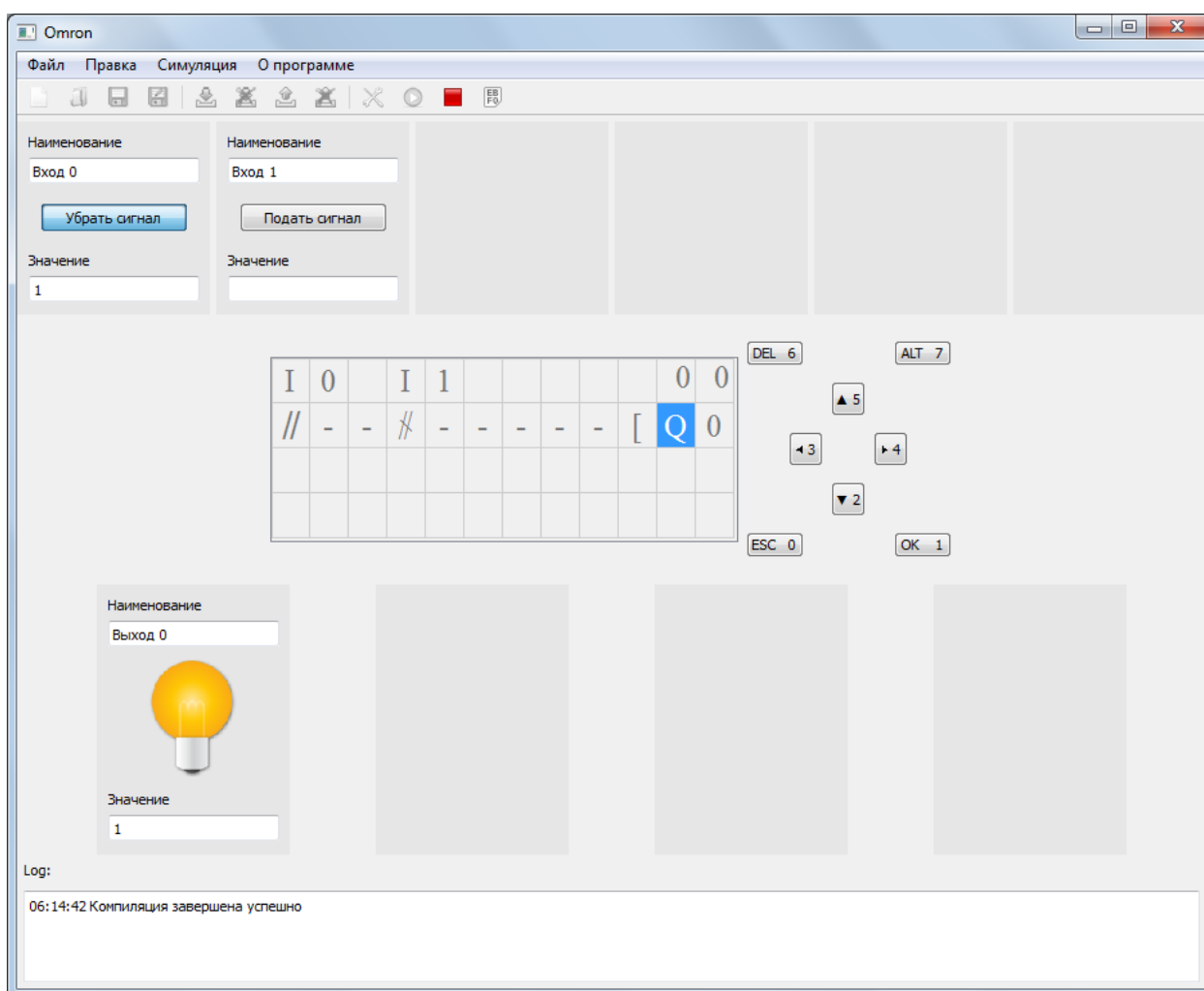


Рисунок 19 – Пример процесса работы введённой программы

Для ввода входа параллельно **I0** переместите курсор в позицию ввода типа бита и нажмите **ОК**. По умолчанию вновь будет отображён вход **I0** (N.O.), нажмите **ОК**. Аналогично предыдущим входным битам измените адрес бита на необходимый и если нужно измените тип входа. Переместите курсор в позицию соединения справа от символа типа бита. Нажмите **ОК** и выберите символ «-», снова нажмите **ОК** и переместите курсор

на одну позицию вправо. Перейдите в режим выбора символа, нажав **OK**, и выберете «+», остальные необходимые символы соединения добавятся автоматически. Результат представлен на рис. 20.

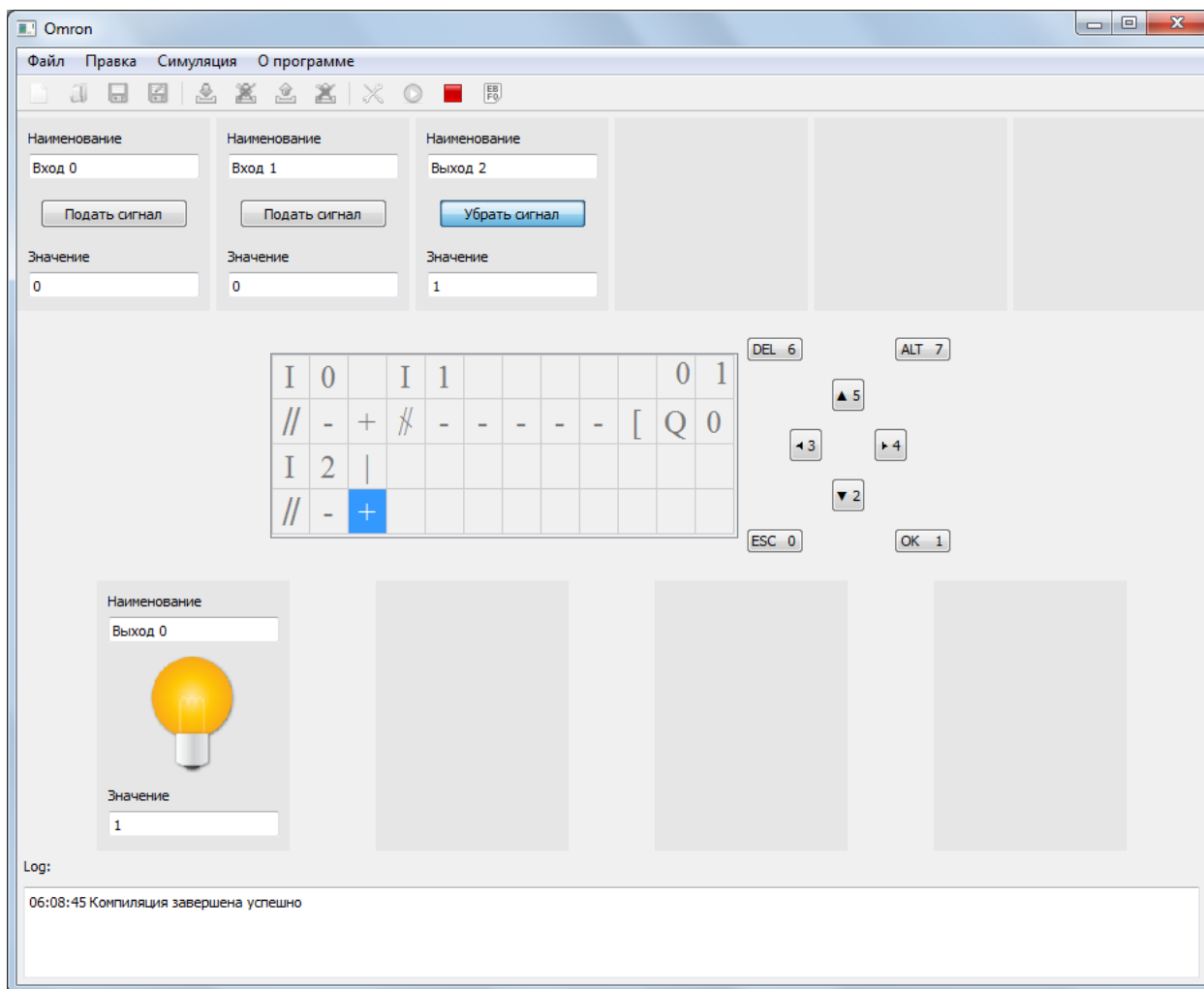


Рисунок 20 – Пример процесса работы программы с разветвлениями

В случае если Вы ввели неправильный символ или вас не устраивает автоматическая подстановка, вы всегда можете установить курсор в нужную позицию и после нажатие кнопки **OK** установить необходимый символ или удалить не нужный нажатием кнопки **DEL**. Для выхода из режима ввода программы нажмите кнопку **ESC**, будьте внимательны, после этого дисплей и память симулятора будут очищены и несохраненная программа будет утеряна. Напомним, что кнопки симулятора продублированы клавишами клавиатуры: **◀, ▶, ▲, ▼** – *Влево, Вправо, Вверх, Вниз*; **OK, ALT, DEL, ECS** – *Пробел, Alt, Delete* и *Esc*, соответственно. Использование клавиш значительно упрощает ввод программы.

Хотелось бы обратить, внимание на то что, в симуляторе актуальной является программа, которая была скомпилирована последней, т.е. после изменения программы на

дисплее перед запуском симуляции необходимо сначала скомпилировать программу для того, что бы изменения вступили в силу.

5.3 Настройка таймеров и счётчиков

Для настройки таймеров в стартовом меню выберите пункт «**SETTIMER**» при помощи кнопок ▲/▼ и нажмите **OK**. Перед вами отобразится окно настройки таймеров. Курсор автоматически установится в поле выбора адреса таймера (значение по умолчанию «0»). Нажмите **OK** для изменения и выберите необходимый адрес таймера. Вместе с адресом изменятся текущие настройки таймера (установленные по умолчанию или введённые ранее). Справа от адреса расположено поле типа таймера (значение по умолчанию «**X**» – задержка включения) при необходимости установите курсор на это поле и задайте другой тип таймера: **■**, **O**, **F** – задержка выключения, короткий импульс и импульсная последовательность соответственно. Дальше по строке находится поле установки единиц измерения (по умолчанию «**S**» – секунды). Таймер поддерживает три способа ведения счёта:

- **S** – от 00:00 до 99:99с с шагом в 0,01с;
- **M:S** – от 00 мин 01 с до 99 мин 59 с;
- **H:M** – от 00 ч 01 мин до 99 ч 59 мин.

При необходимости установите курсор в поле настройки единиц измерения таймера и задайте необходимые единицы измерения. Во второй строке находятся четыре поля для ввода максимального значения таймера, разделённые символом «:». Введите необходимое значение таймера, вводимое значение ячейки будет ограничиваться в зависимости от выбранных единиц измерения. Если вам нужно продолжить настройку таймера с другим адресом, по окончании настройки текущего таймера измените значения в поле адреса таймера и продолжите настройку. Для выхода из режима настройки нажмите **Esc**. Интерфейс настройки отображён на рис. 21.

T	0		X		M	:	S		
R	E	S			0	0	:	0	3

Рисунок 21 – Интерфейс настройки таймеров

Для настройки счётчиков в стартовом меню выберете пункт «**SETCOUNTER**» при помощи кнопок ▲/▼ и нажмите **OK**. Перед вами отобразится окно настройки счётчиков. Курсор автоматически установится в поле выбора адреса счётчика (значение по умолчанию «0»). Нажмите **OK** для перехода в режим изменения значения ячейки и выберете необходимый адрес счётчика. Строкой ниже отобразится текущее значение счётчика (установленное по умолчанию, если не было изменено ранее). Под счётчик отведено четыре поля (разряда), здесь же производится редактирование предельного значения счётчика – от 0001 до 9999. Интерфейс настройки отображён на рис. 22.

C	0								
R	E	S				0	0	0	5

Рисунок 22 – Интерфейс настройки счётчиков.

Выходные биты счётчиков включаются, когда значение счётчика превышает установленный предел счёта. Счётчик сбрасывается в 0, а выходные биты выключаются, когда включается вход сброса. Счёт входных импульсов не производится пока вход сброса остаётся включённым.

5.4 Сохранение и загрузка LAD-программ

Для сохранения программы, отображаемой на дисплее необходимо выбрать кнопку на панели быстрого запуск (пункт меню, сочетание горячих клавиш) «*Сохранить как*». В результате чего будет вызвано окно сохранения файла (рис. 23) в котором нужно будет выбрать уже существующий файл или создать новый файл, введя имя.

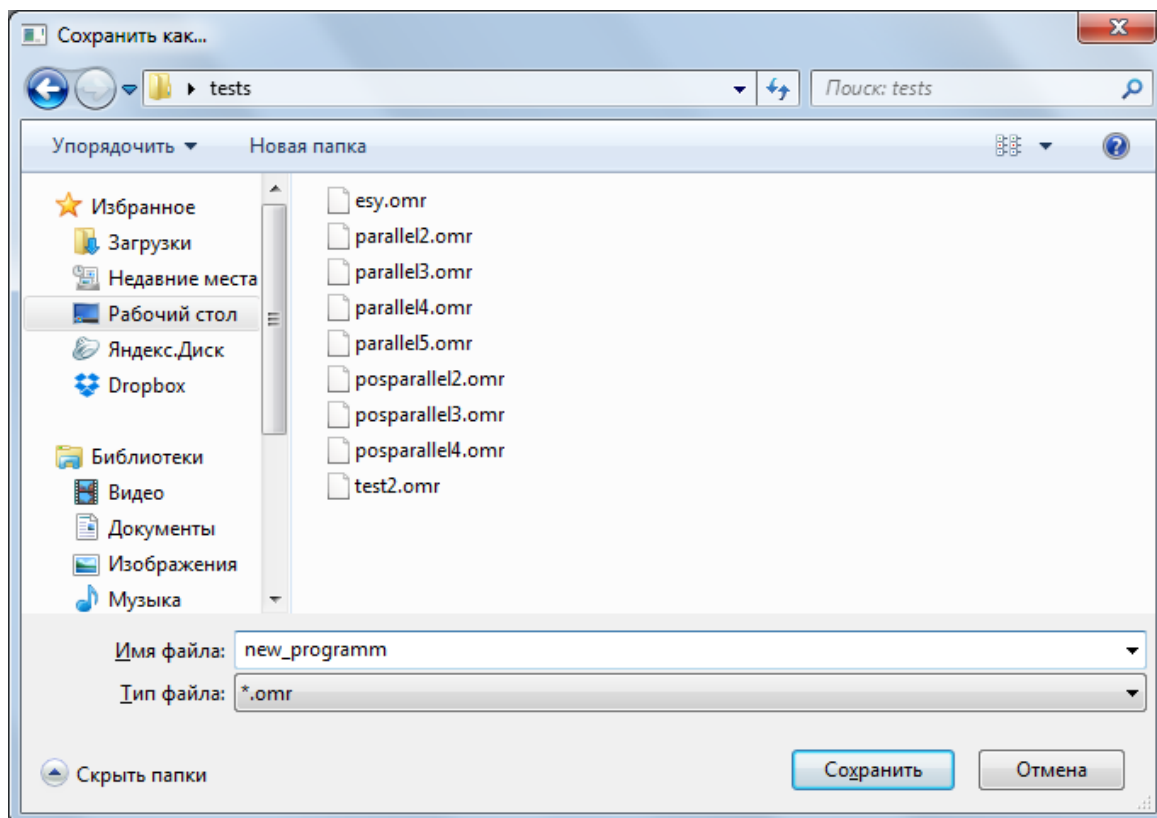


Рисунок 23 – Окно сохранения файла

Файл будет сохранён в формате ***.omr**. Если Вы редактируете программу, загруженную из файла, то для сохранения изменений в текущем файле нажмите на кнопку «Сохранить» на панели быстрого доступа (пункт меню с аналогичным функционалом, сочетание горячих клавиш). В случае если данного файла не существует, сохранение файла продолжится по сценарию кнопки «Сохранить как».

Для загрузки файла в разделе меню «Файл» выберите «Открыть» (или любым другим способом), в результате чего откроется окно выбора загружаемого файла, выберете файл с разрешением **.omr** (рис. 24). Данные из файла будут загружены в память симулятора, а первые две строки программы будут отображены на дисплее, симулятор автоматически перейдёт в режиме редактирования программы и установит курсор в левой верхней позиции.

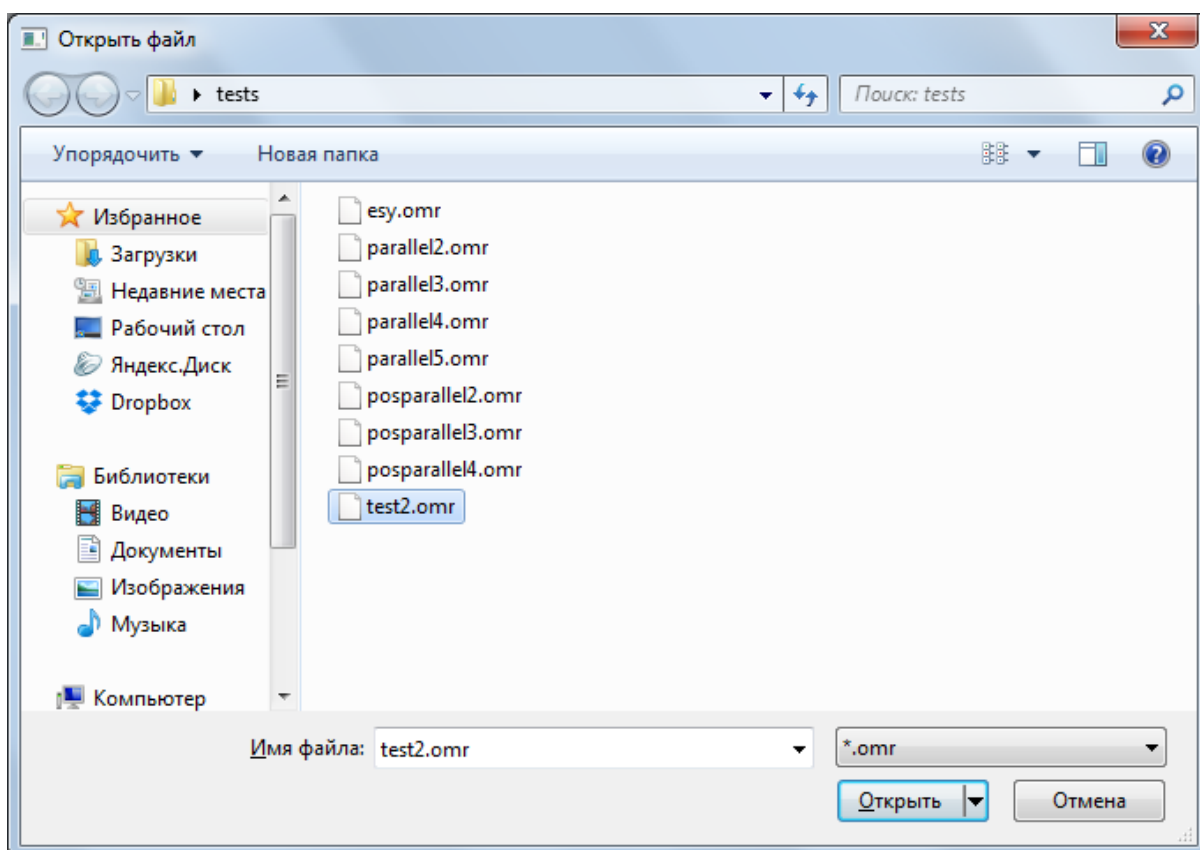


Рисунок 24 – Окно выбора для открытия файла

Чтоб создать новый файл с программой, нажмите на панели быстрого доступа «Новый документ», дисплей и память симулятора будет очищены, а курсор займёт верхнее левое положение как следствие, несохранённые данные будут потеряны. Не забудьте сохранить файл после окончания ввода программы.

Вся информация о работе с файлами (создание файла, открытие файла, закрытие файла, ошибки в работе с файлами) отображается в логге симулятора.

5.5 Симуляция программы

После того, как все устройства добавлены, а программа введена и успешно скомпилирована, можно запускать процесс симуляции. Для этого сочетанием клавиш **Ctrl+R** (соответствующей кнопкой в панели быстрого доступа, пунктом меню в разделе «Симуляция») запустите симулятор. При старте симуляции большинство кнопок панели быстрого доступа будут заблокированы, активной останется только кнопка остановки симуляции и кнопка состояния битов, то же самое произойдёт с пунктами меню. Кроме того во время симуляции блокируется дисплей, вследствие чего редактирование программы невозможно. В режиме симуляции вы можете воздействовать (подавать сигналы) на входные устройства и фиксировать сигналы выдаваемые выходными устройствами, тем самым проверяя правильность работы программы.

Чтобы отслеживания состояний битов симулятора откройте окно «Состояние битов памяти», нажав на кнопку «Состояние битов» в панели быстрого доступа, или выбрав соответствующий пункт меню в разделе «Симуляция», или соответствующие сочетание горячих клавиш (рис. 25).

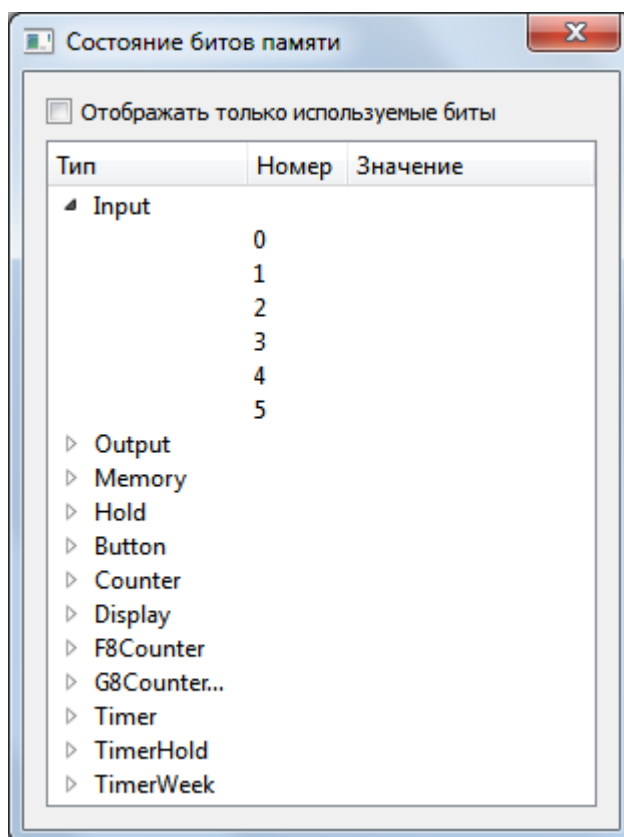


Рисунок 25 – Окно «Состояние битов памяти»

В окне можно наблюдать состояние битов различных областей памяти симулятора: входных битов, выходных битов, рабочих битов (битов памяти) и битов удержания. Если в программе не задействованы те или иные биты, и как следствие вам не интересно их отображение, активируйте чекбокс «Отображать только используемые биты».

5.6 Структура и особенности LAD-программ

Для эффективного составления LAD-программ необходимо иметь чёткое представление об элементах языка и некоторых правилах составления схем. В этом разделе рассмотрены основные элементы, из которых составляют контактно-релейные схемы.

5.7 Виды соединений

Нормально разомкнутый контакт (рис. 26). Состояние входа **I1** будет присваиваться выходу **Q1**. Выход **Q1** будет активным, если вход **I1** будет в логическом положении **1**.

I	1									0	0
//	-	-	-	-	-	-	-	-	-	[Q 1

Рисунок 26 – Нормально разомкнутый контакт (N.O)

Нормально замкнутый контакт (рис. 27). Отрицательное состояние входа **I1** будет присваиваться выходу **Q1**. Выход **Q1** будет активным, если вход **I1** будет в логическом положении **0**.

I	1									0	0
//	-	-	-	-	-	-	-	-	-	[Q 1

Рисунок 27 – Нормально замкнутый контакт (N.C.)

Последовательное соединение (рис. 28). Выход **Q2** будет активным, если оба входа **I1** и **I2** будут в логическом положении **1**.

I	1		I	2						0	1
//	-	-	//	-	-	-	-	-	-	[Q 2

Рисунок 28 – Последовательное соединение

Параллельное соединение (рис. 29). Выход **Q3** будет активным, если хотя бы один из входов **I1**, **I2** будет в логическом положении **1**.

I	1									0	1
//	-	+	-	-	-	-	-	-	-	[Q 3
I	2										
//	-	+									

Рисунок 29 – Параллельное соединение

Все цепи лад программ состоят из комбинации приведённых выше соединений. Ниже будут приведены примеры программ, использованные для тестирования приложения.

6 Структура LAD-программ

Симулятор может выполнить до девяноста шести строк LAD-программы за один цикл с первой строки по последнюю. Изменяемое в цикле состояние бита будет использоваться только после начала следующего цикла.

Структура цепи LAD:

- каждая линия цепи может иметь до четырёх логических элементов, соединённых последовательно (три входа, один выход);
- цепь может иметь не более шестнадцати входных элементов;
- каждая цепь может иметь до 16 параллельных линий;
- используйте один адрес выходного бита только для одного вывода в программе, адрес будет корректен для первого встретившегося в программе выхода;
- не создавайте программы, в которых соединительная линия дважды меняет направление соединения (рис. 30).

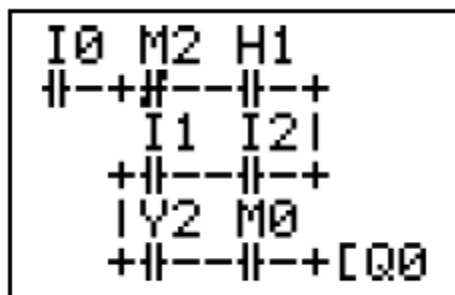


Рисунок 30 – Пример некорректного ввода программы

7 Варианты заданий

Напишите программы на языке релейных схем (Ladder Diagram, LD) в симуляторе, согласно своему варианту, и подтвердите (или опровергните) правильность их работы результатами тестов.

7.1 Вариант 1

А) Проверка включения нормально разомкнутого контакта. Схема состоит из нормально разомкнутого входа **I0** и выхода **Q0**. При подаче сигнала на вход выход должен становиться активным. В таблице 1 приведены результаты теста.

Таблица 1 – Результаты первого теста

Входной набор 1						Входной набор 2					
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	1	Q0	1	Q0		I0	0	Q0	0	Q0	

Б) Проверка смешанного подключения. Схема состоит из последовательно соединенных элементов **I1** с параллельно соединенными элементами **I2**, **I3** и далее последовательно **I4**. **Q3=1**, если **I1** и **I4** является активным и один из входов **I2**, **I3** (или оба) является неактивным. Результаты запуска программы с одним активным входом параллельного звена и обоими активными входами параллельного звена представлены на рисунках 31 и 32 соответственно. Результаты обоих тестов представлены в таблице 2.

Таблица 2 – Результаты восьмого теста

Входной набор 1						Входной набор 2					
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I1	1	Q2	1	Q2		I1	1	Q2	0	Q2	
I2	0					I2	1				
I3	1					I3	1				
I4	1					I4	1				

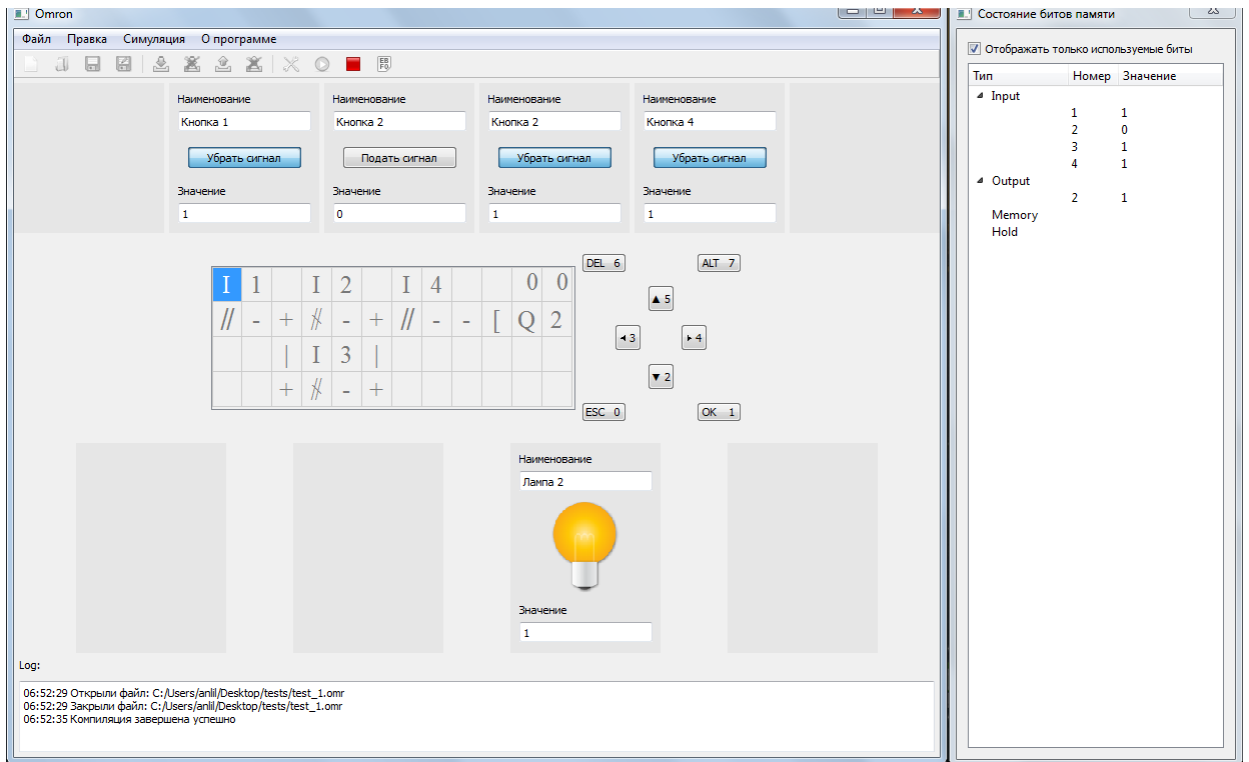


Рисунок 31 – Один из параллельных элементов неактивен

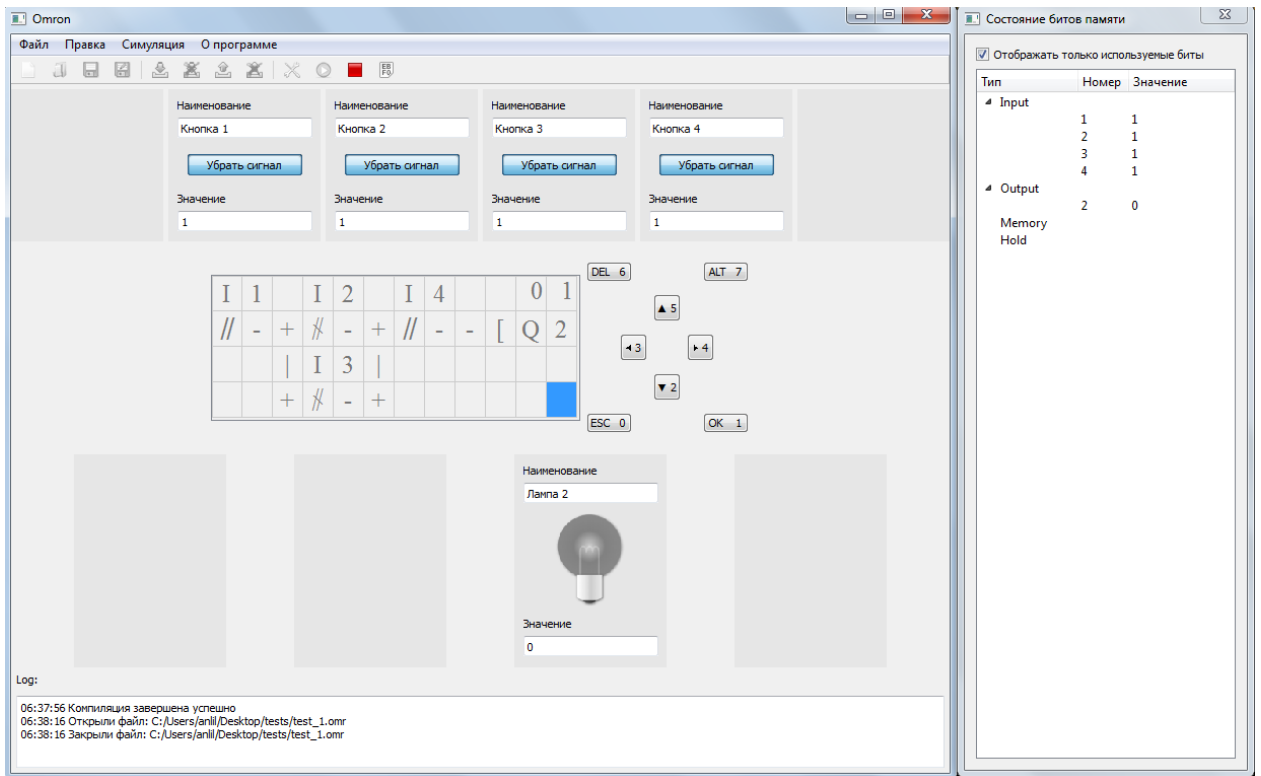


Рисунок 32 – Активны оба параллельных элемента

7.2 Вариант 2

А) Проверка включения нормально замкнутого контакта. Схема состоит из нормально замкнутого входа **I0** и выхода **Q0**. Выход **Q0** будет активным если **I0** будет

иметь значение логического 0 и неактивным – если I0 будет иметь значение логической 1. В таблице 3 приведены результаты второго теста.

Таблица 3 – Результаты второго теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	0	Q0	1	Q0		I0	1	Q0	0	Q0	

Б) Проверка смешанного подключения. Схема состоит из нормально разомкнутых входов I0 и I2, подключённых параллельно, нормального замкнутого входа I1, подключённого последовательно I0 и I2 и выхода Q0. Выход Q0 будет активен в случае подачи на входы I0 или I2 логической 1 и при отсутствии сигнала на I1. В таблице 4 приведены результаты пятого теста.

Таблица 4 – Результаты пятого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	0	Q0		I0	1	Q0	1	Q0	
I1	1					I1	0				
I2	1					I2	0				

7.3 Вариант 3

А) Проверка последовательного подключения. Схема состоит из нормально разомкнутого входа I0, нормально разомкнутого входа I1, подключённых последовательно, и выхода Q0. Выход Q0 будет активен, если I1 и I2 будут находиться в состоянии логической единицы. В таблице 5 приведены результаты третьего теста.

Таблица 5 – Результаты третьего теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	1	Q0	0	Q0	
I1	1					I1	0				

Б) Проверка параллельного подключения. Схема состоит из нормально разомкнутого входа I0, нормально разомкнутого входа I1, подключённых параллельно, и выхода Q0. Выход Q0 будет активен, если I0 или I1 будет находиться в состоянии

логической единицы (или оба входа будут активными). В таблице 6 приведены результаты четвёртого теста.

Таблица 6 – Результаты четвёртого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I0	1	Q0	1	Q0	I0	1	Q0
I1	1				I1	0	

7.4 Вариант 4

А) Проверка включения нормально разомкнутого контакта. Схема состоит из нормально разомкнутого входа **I0** и выхода **Q0**. При подаче сигнала на вход выход должен становиться активным. В таблице 7 приведены результаты теста.

Таблица 7 – Результаты первого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I0	1	Q0	1	I0	0	Q0	0

Б) Проверка смешанного подключения. Схема состоит из нормально разомкнутых входов **I0** и **I2**, подключённых параллельно, нормального замкнутого входа **I1**, подключённого последовательно **I0** и **I2** и выхода **Q0**. Выход **Q0** будет активен в случае подачи на входы **I0** или **I2** логической **1** и при отсутствии сигнала на **I1**. В таблице 8 приведены результаты пятого теста.

Таблица 8 – Результаты пятого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I0	1	Q0	0	Q0	I0	1	Q0
I1	1				I1	0	
I2	1				I2	0	

7.5 Вариант 5

А) Проверка включения нормально замкнутого контакта. Схема состоит из нормально замкнутого входа **I0** и выхода **Q0**. Выход **Q0** будет активным если **I0** будет

иметь значение логического 0 и неактивным – если I0 будет иметь значение логической 1. В таблице 9 приведены результаты второго теста.

Таблица 9 – Результаты второго теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	0	Q0	1	Q0		I0	1	Q0	0	Q0	

Б) Проверка параллельного подключения. Схема состоит из нормально разомкнутого входа I0, нормально разомкнутого входа I1, подключённых параллельно, и выхода Q0. Выход Q0 будет активен, если I0 или I1 будет находиться в состоянии логической единицы (или оба входа будут активными). В таблице 10 приведены результаты четвёртого теста.

Таблица 10 – Результаты четвёртого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	1	Q0	1	Q0	
I1	1					I1	0				

7.6 Вариант 6

А) Проверка последовательного подключения. Схема состоит из нормально разомкнутого входа I0, нормально разомкнутого входа I1, подключённых последовательно, и выхода Q0. Выход Q0 будет активен, если I1 и I2 будут находиться в состоянии логической единицы. В таблице 11 приведены результаты третьего теста.

Таблица 11 – Результаты третьего теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	1	Q0	0	Q0	
I1	1					I1	0				

Б) Проверка смешанного подключения. Схема состоит из последовательно соединённых элементов I1 с параллельно соединёнными элементами I2, I3 и далее последовательно I4. Q3=1, если I1 и I4 является активным и один из входов I2, I3 (или оба) является неактивным. Результаты обоих тестов представлены в таблице 12.

Таблица 12 – Результаты восьмого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I1	1	Q2	1	Q2		I1	1	Q2	0	Q2	
I2	0					I2	1				
I3	1					I3	1				
I4	1					I4	1				

7.7 Вариант 7

А) Проверка включения нормально разомкнутого контакта. Схема состоит из нормально разомкнутого входа **I0** и выхода **Q0**. При подаче сигнала на вход выход должен становиться активным. В таблице 13 приведены результаты теста.

Таблица 13 – Результаты первого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	0	Q0	0	Q0	

Б) Проверка параллельного подключения. Схема состоит из нормально разомкнутого входа **I0**, нормально разомкнутого входа **I1**, подключённых параллельно, и выхода **Q0**. Выход **Q0** будет активен, если **I0** или **I1** будет находиться в состоянии логической единицы (или оба входа будут активными). В таблице 14 приведены результаты четвертого теста.

Таблица 14 – Результаты четвертого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	1	Q0	1	Q0	
I1	1					I1	0				

7.8 Вариант 8

А) Проверка включения нормально замкнутого контакта. Схема состоит из нормально замкнутого входа **I0** и выхода **Q0**. Выход **Q0** будет активным если **I0** будет

иметь значение логического 0 и неактивным – если I0 будет иметь значение логической 1. В таблице 15 приведены результаты второго теста.

Таблица 15 – Результаты второго теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	0	Q0	1	Q0		I0	1	Q0	0	Q0	

Б) Проверка смешанного подключения. Схема состоит из последовательно соединенных элементов I1 с параллельно соединенными элементами I2, I3 и далее последовательно I4. Q3=1, если I1 и I4 является активным и один из входов I2, I3 (или оба) является неактивным. Результаты обоих тестов представлены в таблице 16.

Таблица 16 – Результаты восьмого теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I1	1	Q2	1	Q2		I1	1	Q2	0	Q2	
I2	0					I2	1				
I3	1					I3	1				
I4	1					I4	1				

7.9 Вариант 9

А) Проверка последовательного подключения. Схема состоит из нормально разомкнутого входа I0, нормально разомкнутого входа I1, подключённых последовательно, и выхода Q0. Выход Q0 будет активен, если I1 и I2 будут находиться в состоянии логической единицы. В таблице 17 приведены результаты третьего теста.

Таблица 17 – Результаты третьего теста

Входной набор 1				Входной набор 2							
Входы		Выходы		Входы		Выходы					
		Ожидаемое	Полученное			Ожидаемое	Полученное				
I0	1	Q0	1	Q0		I0	1	Q0	0	Q0	
I1	1					I1	0				

Б) Проверка смешанного подключения. Схема состоит из нормально разомкнутых входов I0 и I2, подключённых параллельно, нормального замкнутого входа I1, подключённого последовательно I0 и I2 и выхода Q0. Выход Q0 будет активен в случае

подачи на входы **I0** или **I2** логической **1** и при отсутствии сигнала на **I1**. В таблице 18 приведены результаты пятого теста.

Таблица 18 – Результаты пятого теста

Входной набор 1				Входной набор 2					
Входы		Выходы		Входы		Выходы			
		Ожидаемое	Полученное			Ожидаемое	Полученное		
I0	1	Q0	0	Q0	I0	1	Q0	1	Q0
I1	1				I1	0			
I2	1				I2	0			

7.10 Вариант 10

А) Проверка параллельного подключения. Схема состоит из нормально разомкнутого входа **I0**, нормально разомкнутого входа **I**, подключённых параллельно, и выхода **Q0**. Выход **Q0** будет активен, если **I0** или **I1** будет находиться в состоянии логической единицы (или оба входа будут активными). В таблице 19 приведены результаты четвёртого теста.

Таблица 19 – Результаты четвёртого теста

Входной набор 1				Входной набор 2					
Входы		Выходы		Входы		Выходы			
		Ожидаемое	Полученное			Ожидаемое	Полученное		
I0	1	Q0	1	Q0	I0	1	Q0	1	Q0
I1	1				I1	0			

Б) Проверка смешанного подключения. Схема состоит из нормально разомкнутых входов **I0** и **I2**, подключённых параллельно, нормального замкнутого входа **I1**, подключённого последовательно **I0** и **I2** и выхода **Q0**. Выход **Q0** будет активен в случае подачи на входы **I0** или **I2** логической **1** и при отсутствии сигнала на **I1**. В таблице 20 приведены результаты пятого теста.

Таблица 20 – Результаты пятого теста

Входной набор 1				Входной набор 2					
Входы		Выходы		Входы		Выходы			
		Ожидаемое	Полученное			Ожидаемое	Полученное		
I0	1	Q0	0	Q0	I0	1	Q0	1	Q0
I1	1				I1	0			
I2	1				I2	0			

7.11 Вариант 11

А) Проверка параллельного подключения. Схема состоит из нормально разомкнутого входа **I0**, нормально разомкнутого входа **I1**, подключённых параллельно, и выхода **Q0**. Выход **Q0** будет активен, если **I0** или **I1** будет находиться в состоянии логической единицы (или оба входа будут активными). В таблице 21 приведены результаты четвёртого теста.

Таблица 21 – Результаты четвёртого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I0	1	Q0	1	Q0		I0	1
I1	1					I1	0
						Q0	1
						Q0	

Б) Проверка смешанного подключения. Схема состоит из последовательно соединённых элементов **I1** с параллельно соединёнными элементами **I2**, **I3** и далее последовательно **I4**. **Q3=1**, если **I1** и **I4** является активным и один из входов **I2**, **I3** (или оба) является неактивным. Результаты обоих тестов представлены в таблице 22.

Таблица 22 – Результаты восьмого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I1	1	Q2	1	Q2		I1	1
I2	0					I2	1
I3	1					I3	1
I4	1					I4	1
						Q2	0
						Q2	

7.12 Вариант 12

А) Проверка смешанного подключения. Схема состоит из нормально разомкнутых входов **I0** и **I2**, подключённых параллельно, нормального замкнутого входа **I1**, подключённого последовательно **I0** и **I2** и выхода **Q0**. Выход **Q0** будет активен в случае подачи на входы **I0** или **I2** логической 1 и при отсутствии сигнала на **I1**. В таблице 23 приведены результаты пятого теста.

Таблица 23 – Результаты пятого теста

Входной набор 1				Входной набор 2						
Входы		Выходы		Входы		Выходы				
		Ожидаемое	Полученное			Ожидаемое	Полученное			
I0	1	Q0	0	Q0	I0	1	Q0	1	Q0	
I1	1				I1	0				
I2	1				I2	0				

Б) Проверка смешанного подключения. Схема состоит из последовательно соединенных элементов **I1** с параллельно соединенными элементами **I2**, **I3** и далее последовательно **I4**. $Q3=1$, если **I1** и **I4** является активным и один из входов **I2**, **I3** (или оба) является неактивным. Результаты обоих тестов представлены в таблице 24.

Таблица 24 – Результаты восьмого теста

Входной набор 1				Входной набор 2						
Входы		Выходы		Входы		Выходы				
		Ожидаемое	Полученное			Ожидаемое	Полученное			
I1	1	Q2	1	Q2	I1	1	Q2	0	Q2	
I2	0				I2	1				
I3	1				I3	1				
I4	1				I4	1				

7.13 Вариант 13

А) Проверка включения нормально разомкнутого контакта. Схема состоит из нормально разомкнутого входа **I0** и выхода **Q0**. При подаче сигнала на вход выход должен становиться активным. В таблице 25 приведены результаты теста.

Таблица 25 – Результаты первого теста

Входной набор 1				Входной набор 2						
Входы		Выходы		Входы		Выходы				
		Ожидаемое	Полученное			Ожидаемое	Полученное			
I0	1	Q0	1	Q0	I0	0	Q0	0	Q0	

Б) Проверка включения нормально замкнутого контакта. Схема состоит из нормально замкнутого входа **I0** и выхода **Q0**. Выход **Q0** будет активным если **I0** будет иметь значение логического **0** и неактивным – если **I0** будет иметь значение логической **1**. В таблице 26 приведены результаты второго теста.

Таблица 26 – Результаты второго теста

Входной набор 1						Входной набор 2					
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	0	Q0	1	Q0		I0	1	Q0	0	Q0	

7.14 Вариант 14

А) Проверка включения нормально разомкнутого контакта. Схема состоит из нормально разомкнутого входа **I0** и выхода **Q0**. При подаче сигнала на вход выход должен становиться активным. В таблице 27 приведены результаты теста.

Таблица 27 – Результаты первого теста

Входной набор 1						Входной набор 2					
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	1	Q0	1	Q0		I0	0	Q0	0	Q0	

Б) Проверка последовательного подключения. Схема состоит из нормально разомкнутого входа **I0**, нормально разомкнутого входа **I1**, подключённых последовательно, и выхода **Q0**. Выход **Q0** будет активен, если **I1** и **I2** будут находиться в состоянии логической единицы. В таблице 28 приведены результаты третьего теста.

Таблица 28 – Результаты третьего теста

Входной набор 1						Входной набор 2					
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	1	Q0	1	Q0		I0	1	Q0	0	Q0	
I1	1				I1	0					

7.15 Вариант 15*

Проверка таймеров. Программа состоит из нормально разомкнутого входа **I0**, который запускает таймер задержки выключения **T0** (установлен на три секунды), сигнал с которого поступает на выход **Q0**. Так же в схеме присутствует нормально разомкнутый вход **I1**, который сбрасывает таймер **T0** при установке на нём логической **1**. В таблице 29 приведены результаты данного теста.

Таблица 29 – Результаты шестого теста

Первая секунда теста				Четвёртая секунда теста							
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	1	Q0	1	Q0		I0	1	Q0	0	Q0	
I1	0					I1	0				
T0	1					T0	0				

7.16 Вариант 16*

Проверка счётчиков. Программа состоит из нормально разомкнутого входа **I0**, который при установке на нём логической единицы активирует (в данном случае увеличивает на 1) счётчик прямого счёта **C0**. Тот в свою очередь, при достижении предельного значения (5) устанавливает на выходе **Q0** логическую единицу. Кроме того в схеме присутствует вход **I1**, который сбрасывает текущее состояние счётчика **C0** при установлении на нём логической **1**. Результаты тестирования можно видеть ниже в таблице 30.

Таблица 30 – Результаты седьмого теста

Первая установка единицы в I0				Пятая установка единицы в I0							
Входы		Выходы				Входы		Выходы			
		Ожидаемое		Полученное				Ожидаемое		Полученное	
I0	1	Q0	0	Q0		I0	1	Q0	1	Q0	
I1	0					I1	0				
C0	0					C0	1				

7.17 Вариант 17*

Схема теста представлена на рис. 33.

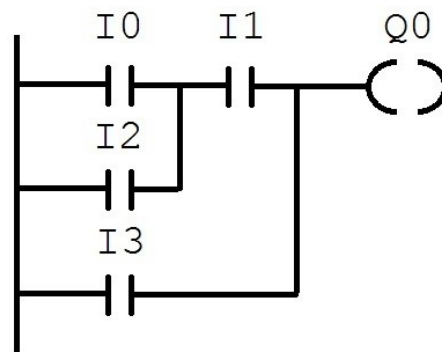


Рисунок 33 – LAD-схема, тест 2

Результаты тестов симулятора представлены в таблице 31, а также на рисунках 34 и 35.

Таблица 31 – Результаты девятого теста

Входной набор 1				Входной набор 2			
Входы		Выходы		Входы		Выходы	
		Ожидаемое	Полученное			Ожидаемое	Полученное
I0	1	Q0	1	I0	0	Q0	1
I1	0			I1	1		
I2	0			I2	1		
I3	1			I3	0		

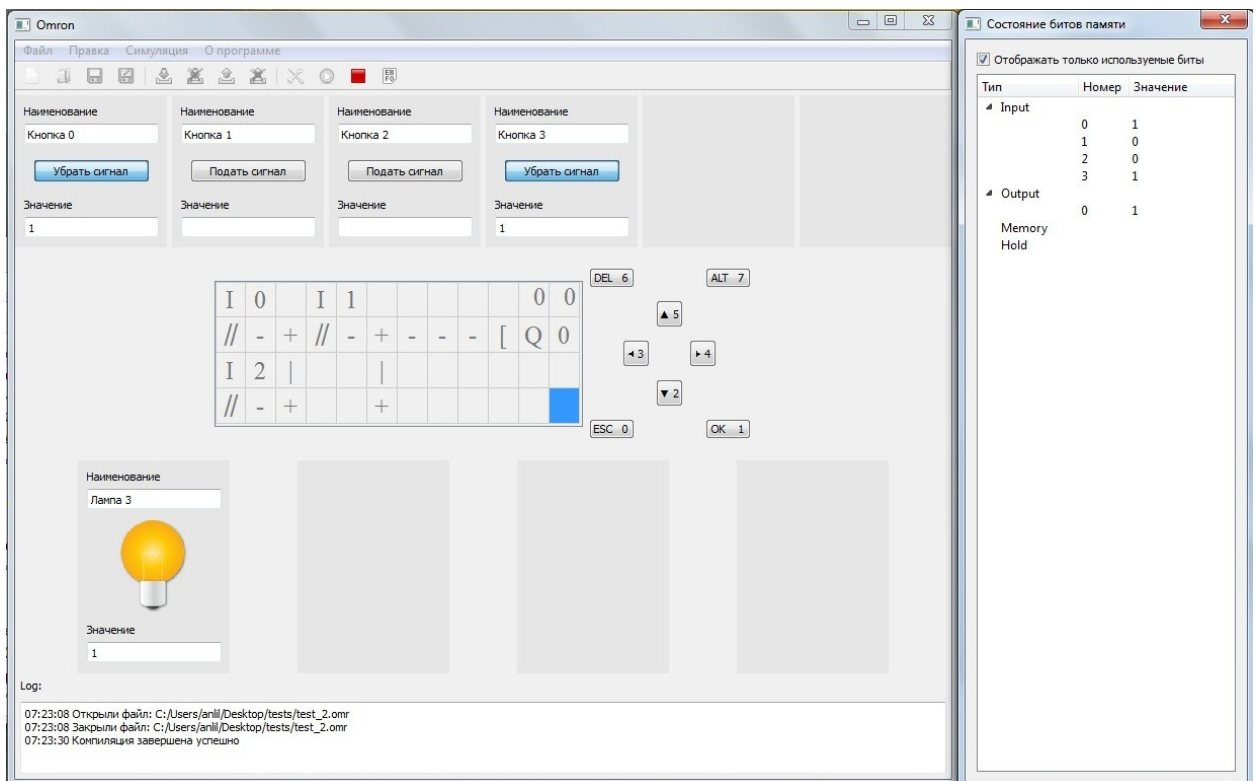


Рисунок 34 – Активны нулевой и третий входы, лампочка «горит»

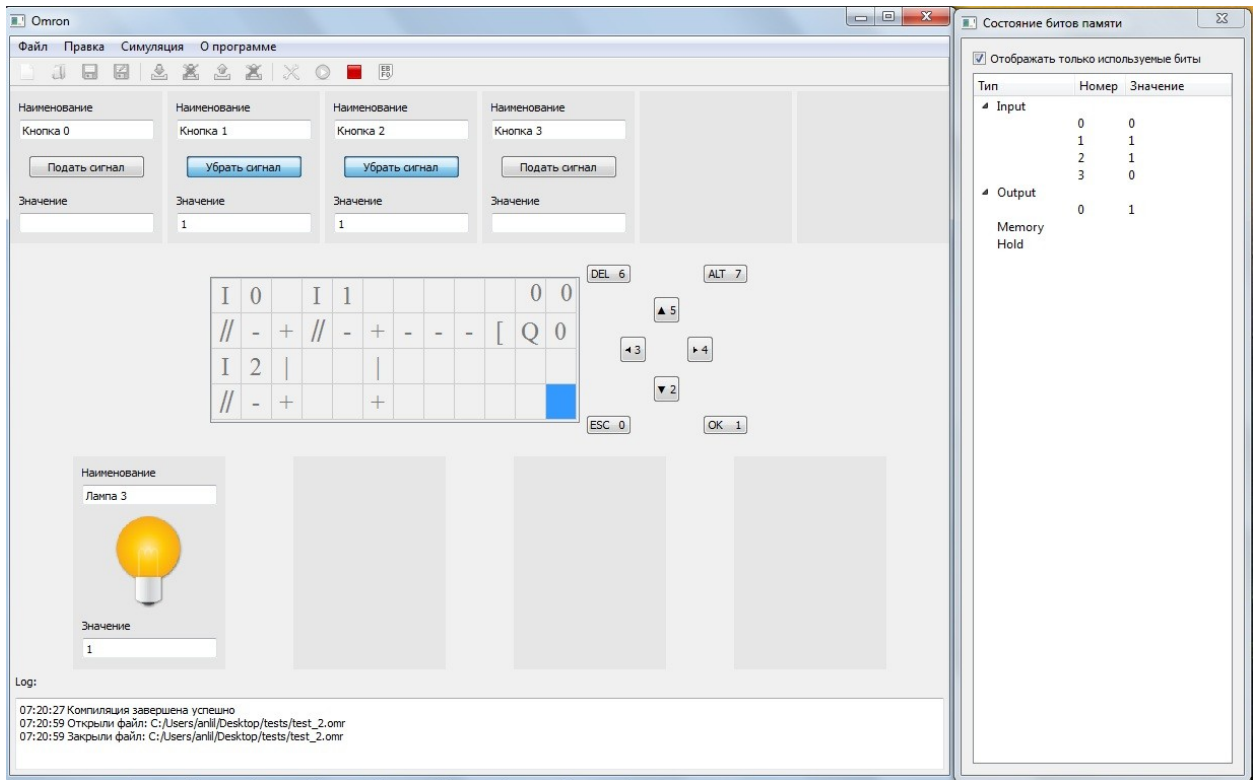


Рисунок 35 – Активны первый и второй входы, лампочка «горит»

8 Требования к содержанию отчета

Отчет по лабораторной работе должен содержать следующие пункты:

- 1) Цель и задачи лабораторной работы.
- 2) Краткие теоретические сведения.
- 3) Задание согласно своему варианту.
- 4) Вывод по лабораторной работе.

Список использованных источников

- 1) Модуль программируемых реле ZEN: руководство по эксплуатации / Omron, 2001. – 140 с.
- 2) Lewis R.W. Programming industrial control systems using IEC 113-3 Revised edition. – The Institution of Electrical Engineers, London, 1998. – 329 с.